

# Fault Reconfiguration Strategy for DC-DC Multiphase Converter in Photovoltaic Applications

1<sup>er</sup> S. Maestri

Laboratorio Inst. y Control  
ICYTE (CONICET-UNMdP)  
Mar del Plata, Argentina  
somaestri@fi.mdp.edu.ar

2<sup>do</sup> R. García Retegui

Laboratorio Inst. y Control  
ICYTE (CONICET-UNMdP)  
Mar del Plata, Argentina  
rgarcia@fi.mdp.edu.ar

3<sup>er</sup> N. Wassinger

Laboratorio Inst. y Control  
ICYTE (CONICET-UNMdP)  
Mar del Plata, Argentina  
nwassinger@fi.mdp.edu.ar

4<sup>to</sup> M. Funes

Laboratorio Inst. y Control  
ICYTE (CONICET-UNMdP)  
Mar del Plata, Argentina  
mfunes@fi.mdp.edu.ar

**Abstract**—DC-DC multiphase power converters using a multistring photovoltaic scheme are widely used as a strategy to perform an efficient solar energy extraction in DC microgrids. In order to reduce the filtering stage exigency and to reduce the current ripple on the filter capacitor, this kind of converters usually operates in interleaved mode. Differences in the panels irradiation makes necessary the use of an interleaved strategy with phase adjustment, in order to improve both the output voltage and current ripple. Moreover, the inherent redundancy of the multiphase converter allows to continue in operation under an open-circuit fault in a semiconductor. However, this kind of fault could generate a ripple in the total current that deteriorates the output voltage and could compromise the capacitor lifetime. The aim of the work is to analyze the system operation under a fault in a phase, to study its consequences and to evaluate the performance of the presented phase adjustment algorithm, based on a previous proposal, as a fault reconfiguration strategy.

**Index Terms**—Asymmetric interleaved, photovoltaic systems, fault tolerant systems, dc microgrids

## I. INTRODUCCIÓN

El creciente interés mundial por el uso racional de la energía eléctrica ha impulsado cada vez más el empleo de fuentes de energía renovable [1]. En el caso particular de las fuentes de generación fotovoltaica, el fuerte crecimiento se atribuye, en gran parte, a la disminución del precio de los paneles solares. [2]. En este tipo de fuentes, aumentar la eficiencia de la extracción de energía solar es un objetivo buscado [3], [4]. En tal sentido, una de las estrategias propuestas, para sistemas de mediana potencia, es el empleo de convertidores DC-DC multifásicos con esquemas de conversión multistring [5], tal como se muestra en la Fig. 1. En esta estructura cada fase se conecta a un panel independiente y todas las salidas se conectan a una microrred de continua por medio de un capacitor,  $C_0$ , encargado de filtrar las componentes de conmutación. Las fases del convertidor multifásico se controlan de modo de realizar el seguimiento individual del punto de máxima potencia (MPPT) de cada panel, lo cual resulta ser más eficiente en términos de extracción de energía que un esquema de conversión centralizado con un único sistema de seguimiento [6].

Este trabajo ha sido financiado por CONICET, la Universidad Nacional de Mar del Plata (UNMDP) y por la Agencia Nacional de Promoción Científica y Tecnológica (ANPCYT).

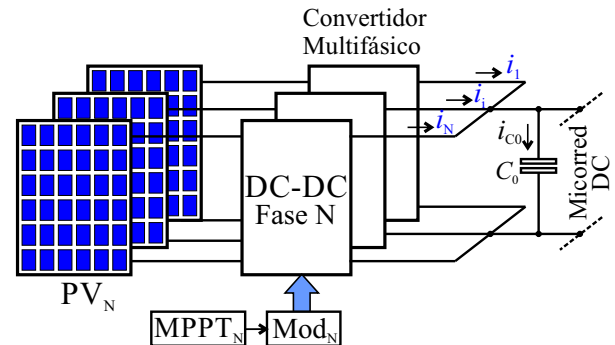


Figura 1: Sistema PV multistring con convertidor multifásico.

Una de las posibilidades que ofrece el empleo de un convertidor multifásico es que se puede utilizar la técnica de modulación por ancho de pulso (PWM) interleaved, en la cual las señales portadoras de PWM, asociadas a cada fase, se desfasan entre sí  $T/N$ , siendo  $T$  el período de conmutación y  $N$  el número de fases. Esta modulación, denominada interleaved equi-espaciado, permite reducir de manera óptima el ripple de tensión y corriente en la salida cuando hay simetría entre las fases, es decir ripples de igual amplitud y ciclo de trabajo [7]. No obstante, es esperable que, debido a diferentes condiciones de irradiación en los paneles, los algoritmos MPPT de cada fase impongan distintos puntos de operación llevando al sistema a una operación asimétrica. En esta condición aparecen componentes armónicas de baja frecuencia que degradan el ripple de la tensión de salida y aumentan la corriente RMS del ripple total, pudiendo en este último caso degradar la vida útil del capacitor de filtro [5]. Para reducir el impacto de esta asimetría se emplea una versión modificada de la modulación interleaved equi-espaciada, en la cual se modifica la relación de fase entre las señales portadoras y se opera con un desfase distinto de  $2\pi/N$  [8].

Otra característica de los convertidores multifásicos es la capacidad de seguir operando ante la falla no catastrófica de una de sus fases; i.e., el convertidor puede seguir operando después de ocurrida la falla. Esta capacidad se debe fundamentalmente a la inherente estructura redundante del convertidor [9]. Si bien, se da la posibilidad de poder seguir operando, el sistema

podría quedar con un ripple de corriente de salida mayor que el esperado o admisible por el capacitor de filtro. Esto plantea la necesidad de reconfigurar el patrón de modulación interleaved, teniendo en cuenta el número de fases activas, de modo de reducir el ripple de corriente en el capacitor. En general, esto requiere tener identificada la fase que falló para poder ajustar adecuadamente el nuevo patrón de modulación.

En este trabajo se va a analizar la operación del sistema ante la falla de una fase del convertidor y se va a evaluar la posibilidad de emplear técnicas de ajuste de fase como método de reconfiguración, sin necesidad de identificar la fase en falla. En [10] se presentó una técnica de ajuste de fase on-line en la cual se realiza una variación gradual de la fase de las señales portadoras hasta lograr el mínimo valor RMS del ripple de la corriente total de salida. Esta técnica, si bien ha demostrado un desempeño satisfactorio ante situaciones de operación asimétrica, fue diseñada para convertidores buck. Luego, en este trabajo se presenta un método de ajuste de fase para convertidores boost basado en dicha propuesta, y se evalúa su desempeño como estrategia de reconfiguración ante una falla.

## II. SISTEMA FOTOVOLTAICO MULTISTRING CON CONVERSIÓN MULTIFÁSICA

En la presente sección se realiza una breve descripción del funcionamiento del sistema de conversión fotovoltaico para el caso de un convertidor elevador (boost) multifásico, tal como se muestra en la Fig. 2. Se analiza el sistema para la condición de operación normal (sin falla) y posteriormente se evalúa el funcionamiento ante un evento de falla en una de sus fases.

### II-A. Operación del sistema en condición normal

En la Fig. 2 se muestra el sistema de conversión fotovoltaico con el control MPPT para la fase  $N$ , la cual se repite para el resto de las fases. El control MPPT utiliza la información de la tensión y la corriente del panel para definir el ciclo de trabajo que permite extraer la máxima potencia del panel.

Las corrientes de salida  $i_j$  son del tipo pulsada, con lo cual el intercalado generado por la modulación interleaved ayuda a disminuir la corriente RMS en  $C_0$ ,  $I_{C_0}(RMS)$ .

Se plantea el uso de un convertidor con operación sincrónica con dos llaves controladas del tipo MOSFET. Si bien en este sistema el sentido de la corriente es siempre unidireccional, el empleo de una llave controlada en  $S_{2N}$  (en lugar de un diodo), permite reducir las pérdidas de potencia por conducción, debido a una menor caída de tensión en la llave. No obstante, se debe considerar que los MOSFET tienen pérdidas de conducción y de conmutación, por lo que los beneficios de la operación sincrónica se pueden perder conforme se aumenta la frecuencia de conmutación [11]. Otra ventaja de emplear el modo sincrónico es que evita la operación en modo de conducción discontinua.

Es importante remarcar que el objetivo de este sistema de conversión es inyectar corriente sobre una microrred de continua cuya tensión  $v_0$  se encuentra regulada y estabilizada por otros convertidores, que no son indicados en la figura.

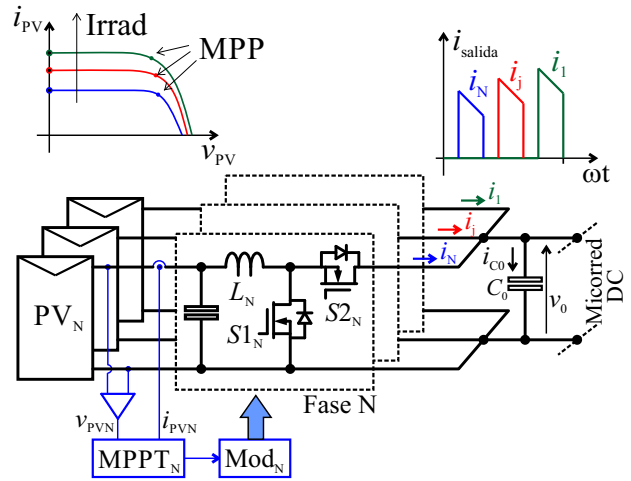


Figura 2: Operación del sistema en condición normal.

Además, se considera que la corriente media que el sistema fotovoltaico inyecta a la barra (que es función de la potencia total de los paneles) se distribuye entre las cargas o entre los posibles sistemas de almacenamiento de la microrred. En base a esto, se considera que  $v_0$  es constante y conocida.

Una de las características de los sistemas fotovoltaicos es que la potencia extraída del recurso solar es cambiante con las condiciones ambientales. La curva tensión-corriente de los paneles varían principalmente en función de la irradiancia y de la temperatura [12]. En la Fig. 2 se ilustra esta variación y se muestra como aumenta la corriente del panel conforme se tiene una mayor irradiancia. Para extraer la máxima potencia de los paneles, cada MPPT mide  $v_{PVj}$  e  $i_{PVj}$  y ajusta el ciclo de trabajo hasta que la potencia  $P_{PVj} = v_{PVj}i_{PVj}$  sea máxima. Existen diferentes algoritmos de MPPT, siendo los más conocidos: Perturbar y Observar (P&O) y Conductancia Incremental [13]. A los fines del trabajo el empleo de un método u otro es indistinto.

Como resultado de la operación individual de los MPPTs, es esperable que las corrientes medias de los paneles sean distintas, con lo cual a la salida de cada fase se van a tener pulsos de distinta amplitud. Además, producto de los distintos niveles de irradiancia se tienen diferentes tensiones de MPP,  $v_{MPPj}$ , siendo más bajo a mayor irradiancia. Luego, como la tensión de salida es igual para todas las fases los ciclos de trabajo,  $D_j$ , en el MPP van a ser distintos. Estos ciclos de trabajo se pueden calcular como:

$$D_j = \frac{V_0 - v_{MPPj}}{V_0}. \quad (1)$$

En la práctica ocurre que diferentes condiciones de irradiancia en los paneles genera cambios más notorios en la corriente de salida del panel que en la tensión  $v_{MPPj}$ . Luego, es de esperar que los ciclos de trabajo sean cercanos y que la asimetría se deba principalmente a las diferencias en las amplitudes de los pulsos de corriente. A modo de ejemplo, en la Fig. 3 se muestran las corrientes de fase de salida y la corriente  $i_{C_0}$  para un convertidor de 5 fases que opera con control

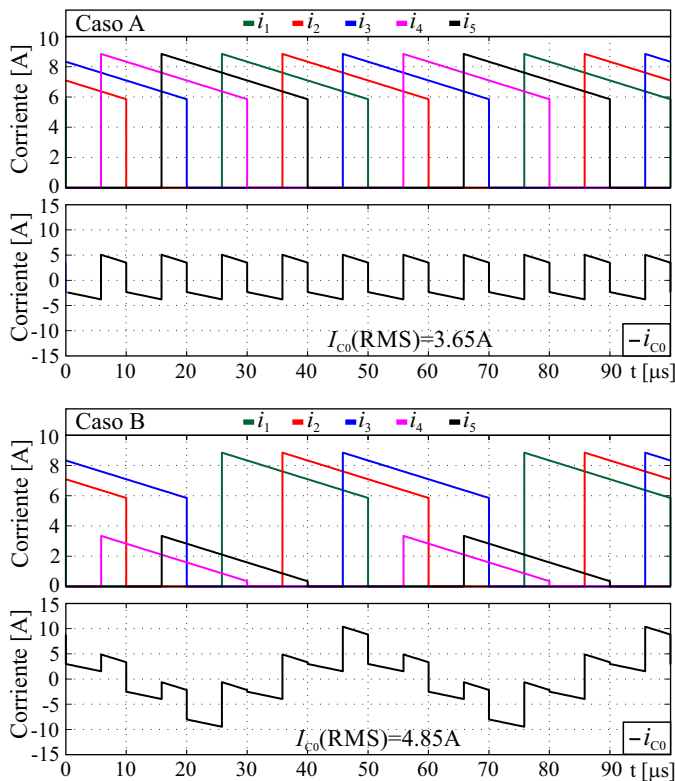


Figura 3: Corrientes de salida del convertidor multifásico.

interleaved equi-espaciado. En el Caso A el sistema opera con igual irradiancia en los 5 paneles; en tanto que en el Caso B la irradiancia de los paneles 4 y 5 es del 25% que en el resto de las fases. Se puede observar que en A los pulsos de igual amplitud generan una  $i_{C_0}$  con un ripple de frecuencia  $Nf_{sw}$ ; mientras que en B los pulsos de diferente amplitud generan variaciones de frecuencia  $f_{sw}$ . Además, se produce un aumento en el valor RMS que, para el caso particular analizado va desde 3,65 A a 4,85 A, lo cual constituye un incremento del 33%. Esta situación puede impactar significativamente en la vida media del capacitor, siendo recomendado el empleo de controles interleaved con ajuste de fases.

### II-B. Operación del sistema en condición de falla

Como se menciona en la literatura, las causas más comunes de fallas en convertidores generalmente se deben a problemas relacionados con los dispositivos semiconductores, como tensión incorrecta en los *drivers*, falla en el controlador, levantamiento de pistas de conexión debido a ciclos térmicos o niveles extremos de tensión o corriente, etc [9]. En términos generales estas fallas se pueden clasificar en fallas de cortocircuito (SCF) y en fallas de circuito abierto (OCF). La severidad de una falla SCF hace que, en general, en los sistemas tolerante a fallos se empleen circuitos de protección y detección rápida para convertir la falla SCF en OCF [14]. Luego, en este trabajo se van a considerar sólo fallas OCF.

En la Fig. 4 se muestra, por razones de simplicidad, la topología de conversión para la fase  $N$ . Para mejorar el

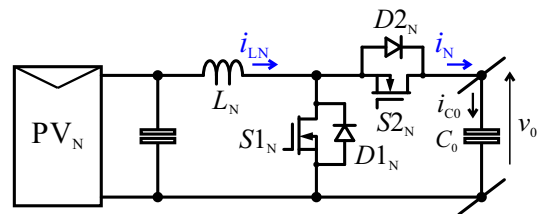


Figura 4: Convertidor boost sincrónico.

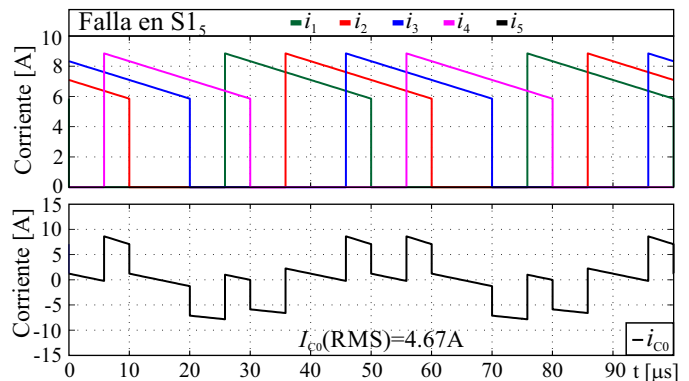


Figura 5: Corrientes de salida del convertidor multifásico en caso de falla en una fase.

desempeño del sistema durante la conmutación se considera el empleo de los diodos externos  $D1_N$  y  $D2_N$  en paralelo con las llaves  $S1_N$  y  $S2_N$ , para sustituir la operación de los diodos de cuerpo de los MOSFETs. Además, el agregado de estos dispositivos permite que las fallas OCF que afectan sólo la operación de  $S1_N$  y  $S2_N$  no generen sobre-tensiones destructivas en el convertidor.

La condición de operación en estado de falla va a depender sobre cual llave se genero la falla. En el caso de que ocurra una falla OCF en  $S2_N$ , el sistema puede operar como un convertidor boost unidireccional en corriente por medio de  $D2_N$ . Si, bien esta condición permitiría que la fase pueda seguir operativa, el desempeño del convertidor puede resultar menos eficiente que con operación sincrónica. En el caso de que la falla OCF ocurra en  $S1_N$  y de que el sistema mantenga el comando de  $S2_N$ , se podría llegar a un funcionamiento en modo buck donde el panel opere como carga. Debido a que se trata de una operación no deseada se va a considerar que existe un sistema de detección de falla que inhabilita la operación de  $S2_N$  y que desconecta el panel del sistema.

A continuación, se analiza como resulta  $i_{C_0}$  para el caso en que la falla OCF en una de las fases lleve a la desconexión de un panel. Para el análisis se considera, a modo de ejemplo, la desconexión por falla de la fase 5. El resto de los paneles se asume que operan en condiciones de igual irradiancia y que se emplea un control interleaved equi-espaciado. Los valores de las corrientes de los paneles son iguales a los considerados en el Caso A de la Sección II-A.

En la Fig. 5 se muestran las corrientes  $i_j$  e  $i_{C_0}$ . Se puede observar que la desconexión de la fase 5 hace que la corriente

$i_{C0}$  tenga componente frecuencia  $f_{sw}$ . Además, el valor RMS resulta mayor que en la operación normal, siendo en este caso de 4,67 A. En consecuencia, y en base a lo planteado anteriormente, los inconveniente generados por la desconexión de una fase hace que sea necesario el empleo de un sistema de reconfiguración para ajustar la operación del modulador interleaved y que tenga en cuenta el funcionamiento con una fase menos.

### III. DESCRIPCIÓN DEL MÉTODO DE AJUSTE DE FASE

En esta sección se describe brevemente el sistema de ajuste de fase presentado en [10], el cual se adaptó para su aplicación en convertidores boost multifásicos. La Fig. 6 muestra con más detalle la operación de los moduladores PWM, los cuales tienen como entrada la referencia provista por cada MPPT y las señales portadoras, denominadas  $ramp_j$ .

El método de ajuste es un algoritmo que realiza cambios discretos en la fase inicial de cada rampa,  $\varphi_{P_j}$ , de manera iterativa de modo de obtener la condición de operación que minimice el valor RMS del ripple de corriente total,  $i_{rT}$ , esta última computada a partir de los ripples de salida de cada fase,  $i_{rj}$ . Notar que si se asume un filtrado ideal de la etapa de salida del convertidor se tiene que  $i_{rT}$  es igual a  $i_{C0}$ . Luego:

$$i_{C0} = i_{rT} = \sum_{j=1}^N i_{rj} \quad (2)$$

El valor RMS de  $i_{C0}$ , definido como  $I_{C0}(\text{RMS})$ , se computa hasta el armónico  $Nf_{sw}$ .

En cada iteración se evalúan múltiples variaciones de las  $\varphi_{P_j}$  sobre  $N - 1$  señales PWM, considerando que cada una de estas pueda cambiar en un entorno cercano a su condición actual definido por el conjunto  $[-\delta \ 0 \ \delta]$ , siendo:

$$\delta = \frac{2\pi T_{step}}{T} \quad (3)$$

donde  $T_{step}$  es el paso discreto con el cual se ajusta la fase. El método inicia el proceso de ajuste de las fases asumiendo para el paso de iteración inicial ( $k = 0$ ) la condición interleaved equi-espaciada. Luego:

$$\varphi_{P_j}[k = 0] = (j - 1)2\pi/N. \quad (4)$$

En cada iteración, los cambios de fase de las portadoras se computan sobre la condición anterior de fase,  $\varphi_{P_j}[k - 1]$ , siendo  $k$  el paso de iteración. Luego, para cada fase se evalúan las tres condiciones de ajuste:

$$\begin{aligned} 1) \quad & \varphi_{P_j}[k] = \varphi_{P_j}[k - 1] + \delta \\ 2) \quad & \varphi_{P_j}[k] = \varphi_{P_j}[k - 1] \\ 3) \quad & \varphi_{P_j}[k] = \varphi_{P_j}[k - 1] - \delta \end{aligned} \quad (5)$$

resultando en total  $3^{(N-1)}$  condiciones de fase por iteración.

El cómputo de  $I_{C0}(\text{RMS})$  se realiza partiendo de las corrientes de fase  $i_j(t)$ . Dichas corrientes se pueden representar

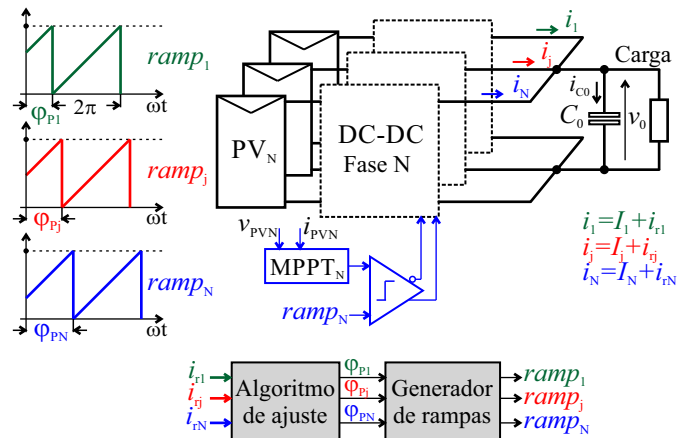


Figura 6: Esquema del método de ajuste de fase.

por medio de la serie de Fourier en la forma de suma de senos y cosenos:

$$i_j(t) = \frac{a_{0j}}{2} + \sum_{h=1}^{\infty} [a_{hj} \cos(h\omega_{sw}t) + b_{hj} \sin(h\omega_{sw}t)] \quad (6)$$

donde  $h$  es el índice del armónico,  $\omega_{sw} = 2\pi f_{sw}$ ,  $a_{hj}$  y  $b_{hj}$  los coeficientes de la serie de Fourier. Debido a que  $i_{C0}$  no tiene componente de continua, los coeficientes de Fourier de  $i_{C0}$  no tienen los términos  $a_{0j}$ .

Para computar  $a_{hj}$  y  $b_{hj}$  se asume que  $T$  es mucho menor que la constante de tiempo asociada a los inductores de fase, con lo cual la evolución de los ripples de corriente de fase se puede aproximar por tramos rectos. En la Fig. 7 se muestra la forma de onda de  $i_j(t)$  empleada para el cálculo de  $a_{hj}$  y  $b_{hj}$ , en la cual se considera en principio que los pulsos de las diferentes fases inician en  $t = 0$ . Luego,  $a_{hj}$  y  $b_{hj}$  resultan:

$$a_{hj} = -\frac{\Delta I_{Lj}}{2(1 - D_j)h^2\pi^2} [1 - \cos(2\pi h D_j)] + \frac{(\Delta I_{Lj} + I_{BOTj})}{\pi h} \sin(2\pi h D_j) \quad (7)$$

$$b_{hj} = -\frac{\Delta I_{Lj}}{2(1 - D_j)h^2\pi^2} \sin(2\pi h D_j) + \frac{(\Delta I_{Lj} + I_{BOTj})}{\pi h} \cos(2\pi h D_j) - \frac{I_{BOTj}}{\pi h} \quad (8)$$

donde  $\Delta I_{Lj}$  y  $I_{BOTj}$  son valores indicados en la Fig. 7.

Para calcular los coeficientes de Fourier de  $i_{C0}$  se deben sumar los  $(a_{hj}, b_{hj})$  de cada fase teniendo en cuenta el

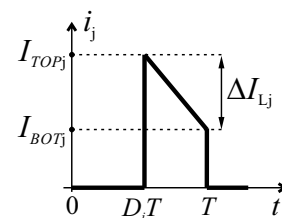


Figura 7: Pulso de corriente de salida de la fase  $j$ .



desfasaje que existe entre las  $i_j$ . Luego, se realiza un reajuste de los coeficientes calculados en (7) y (8) teniendo en cuenta la fase inicial de cada corriente de fase, definida por  $\varphi_{P_j}$ . Los coeficientes reajustados se calculan como:

$$\begin{bmatrix} a_{hj}^* \\ b_{hj}^* \end{bmatrix} = \begin{bmatrix} \cos(h\varphi_{P_j}) & -\sin(h\varphi_{P_j}) \\ \sin(h\varphi_{P_j}) & \cos(h\varphi_{P_j}) \end{bmatrix} \begin{bmatrix} a_{hj} \\ b_{hj} \end{bmatrix} \quad (9)$$

Los coeficientes de Fourier de  $i_{C0}$  se computan sumando los coeficientes rotados como:

$$a_{hT} = \sum_{j=1}^N a_{hj}^* \quad b_{hT} = \sum_{j=1}^N b_{hj}^* \quad (10)$$

Finalmente, la amplitud de cada componente armónica de  $i_{C0}$ , denominada  $A_{hT}$ , se computa como:

$$A_{hT} = \sqrt{a_{hT}^2 + b_{hT}^2} \quad (11)$$

Por cuestiones de implementación, en el algoritmo de ajuste se utiliza como funcional a minimizar el valor RMS de la tensión de salida  $v_0$ , en lugar de  $I_{C0}$ (RMS). La relación entre el valor RMS de las componentes de  $v_0$  y  $A_{hT}$  está dada por:

$$V_{0RMS_h} = \frac{A_{hT}}{h\omega_{sw}C_O\sqrt{2}} \quad (12)$$

En caso de considerarse las  $N$  primeras componentes armónicas, el valor RMS de  $v_0$  resulta:

$$V_{RMS_T} = \sqrt{\sum_{h=1}^N V_{0RMS_h}^2} \quad (13)$$

A los efectos de reducir la cantidad de operaciones, se considera como función de costo:

$$J = \sum_{h=1}^N \left[ \frac{A_{hT}}{h} \right]^2 = 2[\omega_{sw}C_O]^2 V_{0RMS_T}^2 \quad (14)$$

En resumen, en cada iteración se computa  $J$  para las  $3^{(N-1)}$  condiciones de fase y se conserva el ajuste que minimiza este valor. Una característica del método descrito es que el ajuste de las  $\varphi_{P_j}$  tiene en cuenta los valores que adoptan las amplitudes de los pulsos y los ciclos de trabajo. Luego, ante la falla de una fase el vector reconstruido tendrá amplitud nula y por lo tanto no impactará en el cálculo del funcional de costo. Finalmente, se espera que el algoritmo llegue a una condición óptima de ajuste para un sistema con  $N - 1$  fases operativas.

#### IV. SIMULACIONES

En esta sección se realizan simulaciones del sistema, en el entorno MatLab/Simulink, para evaluar el desempeño del algoritmo de ajuste de fase como estrategia de reconfiguración del convertidor multifásico ante la falla de una de sus fases. Para el desarrollo de las simulaciones se considera un convertidor de 5 fases con algoritmo MPPT independiente por fase. Para el ajuste del MPP se emplea el algoritmo de Conductancia Incremental, mientras que para el sistema de ajuste de fase se emplea una resolución de 1000 pasos, lo que corresponde a  $\delta = 0,36^\circ$ . Los parámetros del convertidor

Tabla I: Parámetros del sistema

Datos del panel*	
Potencia Máxima [W]	213,15
Tensión de Circuito Abierto $V_{oc}$ [V]	36,3
Corriente Cortocircuito $I_{scRef}$ [A]	7,84
Tensión en MPP ( $V_{mpp}$ ) [V]	29
Corriente en MPP ( $I_{mpp}$ ) [A]	7,35
Datos del convertidor	
Inductancia de fase, $L_j$ [ $\mu$ H]	250
Capacitor de salida, $C_0$ [ $\mu$ F]	50
Tensión de salida, $v_0$ [V]	60
Frecuencia de conmutación, $f_{sw}$ [kHz]	20

\* Datos a 1000 W/m<sup>2</sup> y 25 °C

y los datos más relevantes de los paneles se muestran en la Tabla I, mientras que la Fig. 8 muestra la característica corriente/tensión y potencia/tensión de los paneles utilizados en la simulación.

Inicialmente se evaluó la respuesta del algoritmo ante una condición de operación asimétrica, generada a partir de una irradiancia distinta en ciertos paneles. La Fig. 9 muestra la potencia en cada panel durante el ensayo como resultado de la operación del MPPT individual de cada fase. Hasta  $t = 40$  ms la potencia en todos los paneles es igual a su valor máximo para la condición de 25 °C y 1000 W/m<sup>2</sup>, mientras que en el intervalo  $40 \text{ ms} < t < 50 \text{ ms}$  la irradiancia cambia gradualmente de 1000 W/m<sup>2</sup> a 250 W/m<sup>2</sup>, valor en el cual se mantiene hasta el final del ensayo. Se puede observar que el algoritmo de MPPT adoptado permite seguir sin problema el cambio en el punto de máxima potencia, y que para los paneles que no se ven afectados por el cambio de irradiancia la potencia entregada no cambia.

El ensayo realizado produce una caída en la corriente media del panel y, por lo tanto, en la corriente del inductor. Como los ciclos de trabajo no tienen una variación significativa, la corriente de salida del convertidor asociado a esos paneles

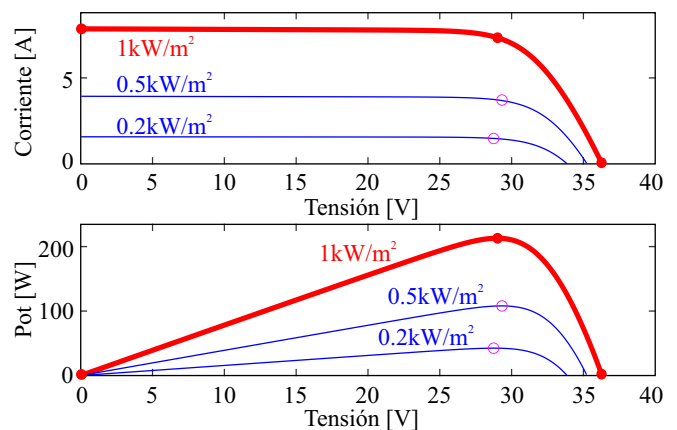


Figura 8: Curvas de corriente y potencia en función de la tensión del panel utilizado.

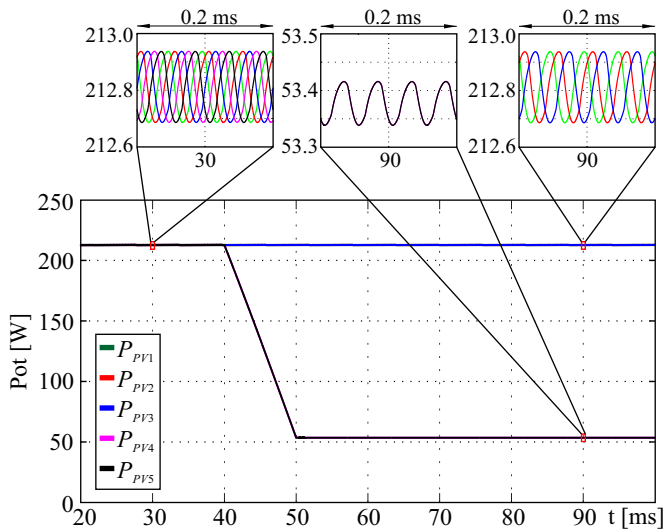


Figura 9: Resultados: cambio en irradiancia. Potencia en paneles.

decrece, impactando en la componente de ripple que recibe el capacitor de filtro. La Fig. 10 muestra la corriente de salida para cada convertidor ( $i_{[1...5]}$ ) para tres etapas del ensayo. En la parte superior, correspondiente al intervalo en que las potencias son iguales para todos los paneles, las corrientes también son iguales y el defasaje entre portadoras es el de un sistema equiespaciado de 5 fases. La figura central corresponde al intervalo de tiempo donde la irradiancia se estableció en sus nuevos valores, pero el algoritmo de ajuste no se encuentra habilitado, con lo cual el desfase entre las  $i_j$  continúa en su valor inicial. Finalmente, en la figura inferior se observa la corriente de salida de cada convertidor para la condición de régimen permanente una vez que el algoritmo de ajuste se habilitó. Se puede observar el cambio en el defasaje entre portadoras con el objetivo de minimizar el valor RMS de la corriente en el capacitor de filtro realizado por el algoritmo. Notar que la fase de la portadora 4 resulta muy similar a la de la portadora 5, con lo cual las correspondientes corrientes se observan casi superpuestas.

La Fig. 11 muestra la corriente en el capacitor de filtro para el ensayo realizado. Se puede observar el bajo ripple en la primera parte del ensayo, debido a la condición simétrica y al defasaje entre portadoras equiespaciado. Por otro lado, la operación asimétrica a partir de 40 ms implica un aumento importante del ripple hasta que se habilita el algoritmo ( $t = 80$  ms), donde el ripple decrece sustancialmente.

De forma de evaluar la capacidad de reconfiguración del algoritmo ante una falla, se realizó un ensayo en el cual se interrumpe la corriente en una de las llaves de uno de los convertidores. La emulación de la falla se realizó desconectando la señal de comando de una de las llaves en un instante de tiempo determinado. La Fig. 12 muestra la tensión y la corriente en los 5 paneles durante el ensayo realizado. Para no superponer efectos, se considera que el sistema opera en forma simétrica, i.e. la irradiancia y temperatura para los 5 paneles es la misma;

en consecuencia, el MPP será el mismo para todos. En el ensayo realizado, en el intervalo de tiempo  $0 < t < 40$  ms el sistema opera con 5 fases, con defasaje equiespaciado entre portadoras. En esa condición, la tensión y corriente en todos los paneles resulta 29 V y 7,35 A, respectivamente. En  $t = 40$  ms se produce una falla de circuito abierto en la llave comandada del convertidor correspondiente a la fase 5 ( $S_{15}$ ) y se mantiene el defasaje original. En este caso, como el cálculo del MPP es independiente para cada fase, se puede observar que las fases sanas mantienen su punto de trabajo, mientras que el panel correspondiente a la fase 5 pasa a operar con corriente nula y con la tensión de circuito abierto (36,3 V). Finalmente, en  $t = 80$  ms se habilita el algoritmo de ajuste de fase, lo cual no produce una respuesta transitoria detectable, i.e. el algoritmo no perturba el cálculo del MPPT.

La Fig. 13 muestra la corriente de salida de cada convertidor  $i_{[1...5]}$  en diferentes tramos correspondientes a los intervalos previamente mencionados. En la figura superior se puede observar la operación antes de la falla y al momento de producirse la misma. Se puede ver que la falla de  $S_{15}$  produce el relevo de la corriente en el inductor desde dicha llave hacia el diodo  $D_{25}$ , el cual comienza a conducir antes de lo previsto y sigue en ese estado hasta que se extingue la corriente en el inductor. En la figura central se observa como quedaron decaladas las corrientes manteniendo el defasaje coherente con un sistema de 5 fases (notar la ausencia de la corriente de la fase en falla en el decalaje entre  $i_4$  e  $i_1$ ), mientras que la figura inferior (correspondiente a un intervalo de tiempo donde el algoritmo de ajuste ya convergió a régimen permanente) se puede ver que el decalado entre las corrientes ha cambiado. Notar que la diferencia de fases se aproxima al ajuste de un sistema equiespaciado pero de 4 fases.

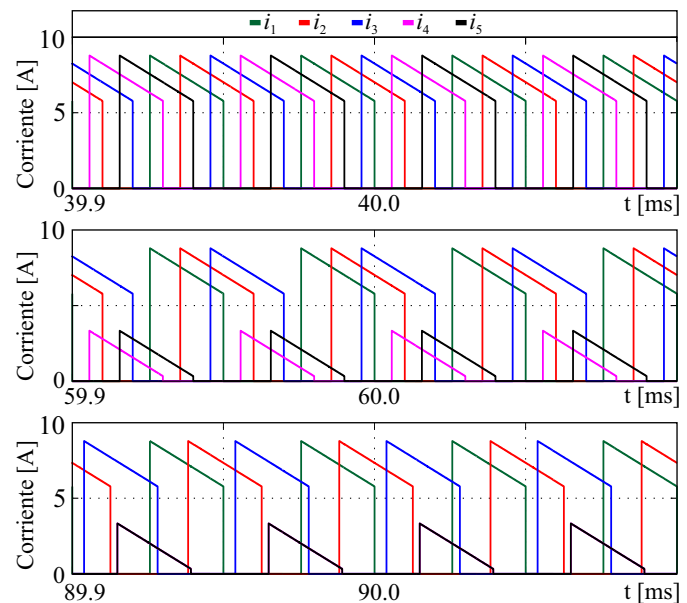


Figura 10: Resultados: cambio en irradiancia. Corriente de salida de cada convertidor.

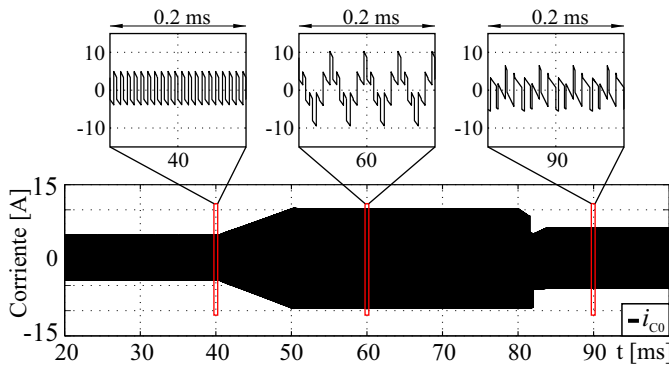


Figura 11: Resultados: cambio en irradiancia. Corriente en capacitor.

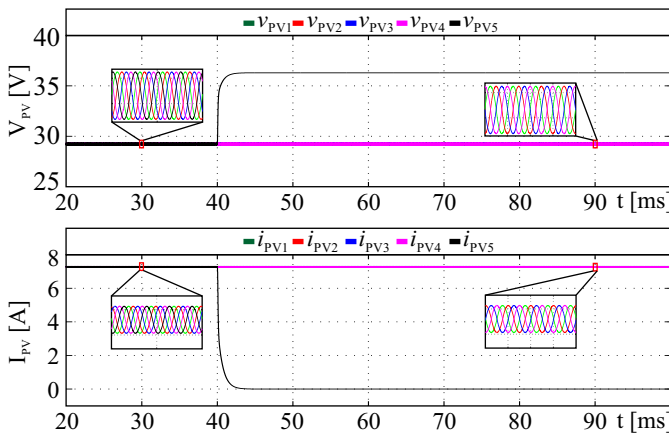


Figura 12: Resultados: Falla. Tensión y corriente en cada panel.

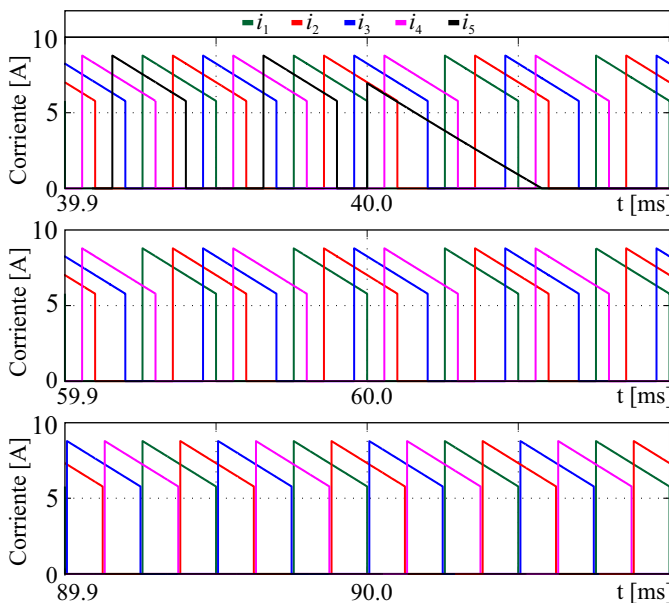


Figura 13: Resultados: Falla. Corriente de salida de cada convertidor.

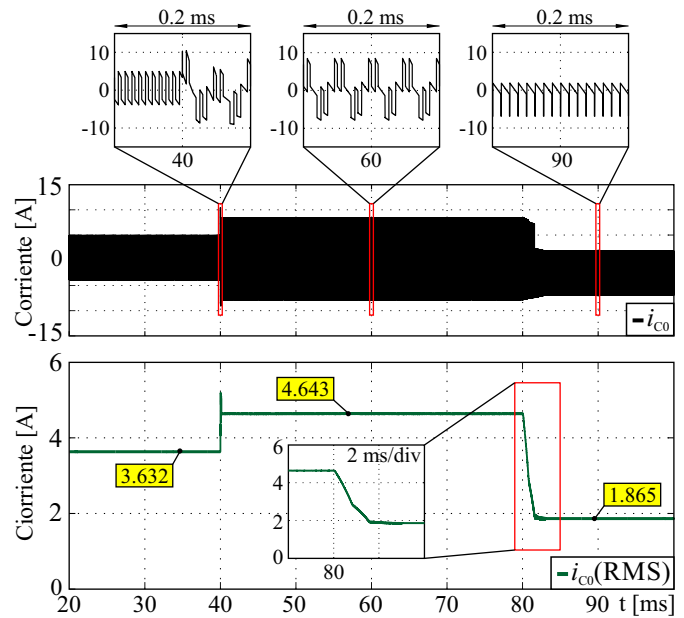


Figura 14: Resultados: Falla. Corriente RMS en capacitor.

La Fig. 14 muestra la corriente instantánea y la corriente RMS en el capacitor de filtro. En los intervalos previos a la habilitación del algoritmo, se puede ver que el valor RMS de la corriente en el capacitor pasa de 3,63 A cuando el sistema opera normalmente, a 4,64 A después de producida la falla. Luego, en  $t = 80$  ms se habilita el algoritmo, el cual busca ajustar la fase para minimizar el ripple. El valor de corriente RMS decrece hasta 1,86 A en esta condición, lo cual representa una disminución cercana al 60 % respecto al caso con falla.

La Fig. 15 muestra la fase inicial  $\varphi_{P_j}[0]$  para cada fase (en línea sólida) junto con el valor teórico de un sistema equiespaciado en función del número de fases en funcionamiento (línea punteada). Antes de producirse la falla, el defasaje óptimo se encuentra equiespaciado en  $360^\circ/5 \Rightarrow \varphi_{P_j}[0] = [0^\circ 72^\circ 144^\circ 216^\circ 288^\circ]$ , mientras que luego de producida la falla el sistema queda con 4 fases sanas, con lo cual el decalaje óptimo debería ser  $360^\circ/4 \Rightarrow \varphi_{P_j}[0] = [0^\circ 90^\circ 180^\circ 270^\circ]$ . En ese contexto, se puede observar como la habilitación del algoritmo en  $t = 80$  ms produce la variación de los  $\varphi_{P_j}[0]$  desde su valor inicial (correspondiente a un sistema de 5 fases equiespaciado) hasta un valor igual al que se obtendría para un sistema de 4 fases. Luego, se demuestra que el sistema se reconfigura automáticamente ante una falla a su decalaje óptimo en función del número de fases sanas. Esta característica del sistema de ajuste resulta importante ya que permite reconfigurar el sistema ante una falla sin tener que implementar un sistema de identificación de falla adicional.

## V. CONCLUSIONES

En este trabajo se analizó la operación en condición de falla de un convertidor DC-DC boost multifásico que se emplea como etapa de conversión de un sistema fotovoltaico conectado

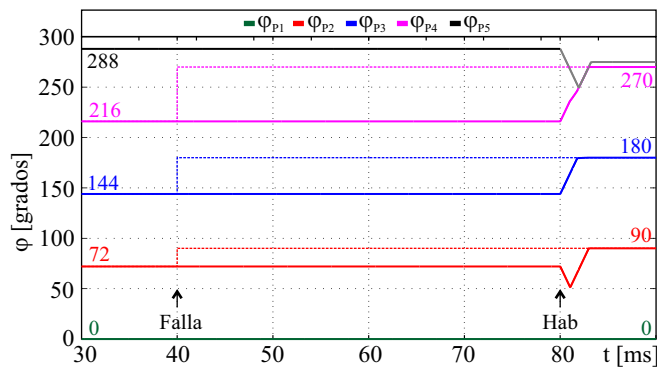


Figura 15: Resultados: Falla. Defasaje  $\varphi_{P_j}$  [0].

a una microrred de continua. El convertidor analizado es de 5 fases y opera con la estrategia de modulación interleaved, de modo de reducir el ripple de corriente sobre el capacitor de salida que se utiliza para filtrar las componentes de conmutación. La reducción del ripple de corriente sobre el capacitor contribuye a incrementar la vida útil de este componente. En las simulaciones se empleó un modelo de panel de 213 W de potencia nominal que reproduce la naturaleza variable de la fuente renovable con la irradiancia y la temperatura. Para el control MPPT de cada panel se utilizó el algoritmo de Conductancia Incremental. A partir de los ensayos se pudo determinar que ante la ocurrencia de una falla de circuito abierto en una de las llaves del convertidor el sistema puede seguir operando a expensas de tener un ripple de corriente con mayor valor RMS sobre el capacitor de salida. Para el caso particular analizado se observó que si después de ocurrida la falla el sistema continúa su operación con un desfase definido para un control interleaved de 5 fases, el aumento en la corriente RMS llega a ser del 27% respecto a la condición sin falla. Se presentó un sistema de ajuste de fase apto para convertidores boost, el cual se adaptó de un trabajo previo. Se pudo verificar que la estrategia de ajuste de fase presentada resultó ser efectiva para reconfigurar el control interleaved con 4 fases activas, sin necesidad de emplear una estrategia de detección de falla. El ajuste realizado por el algoritmo permitió reducir el valor RMS del ripple de corriente un 60% respecto de la operación en condición de falla.

#### REFERENCIAS

- [1] N. M. Haegel and S. R. Kurtz, "Global progress toward renewable electricity: Tracking the role of solar (version 2)," *IEEE Journal of Photovoltaics*, vol. 12, no. 6, pp. 1265–1272, 2022.
- [2] R. C. Pilawa-Podgurski and D. J. Perreault, "Sub-module integrated distributed maximum power point tracking for solar photovoltaic applications," in *2012 IEEE Energy Conversion Congress and Exposition (ECCE)*, pp. 4776–4783, 2012.
- [3] M. Farhat, O. Barambones, J. A. Ramos, E. Duran, and J. M. Andújar, "Diseño e implementación de un sistema de control estable basado en lógica borrosa para optimizar el rendimiento de un sistema de generación

fotovoltaico," *Revista Iberoamericana de Automática e Informática industrial*, vol. 12, p. 476–487, oct. 2015.

- [4] A. Ali, K. Almutairi, S. Padmanaban, V. Tirth, S. Algarni, K. Irshad, S. Islam, M. H. Zahir, M. Shafuallah, and M. Z. Malik, "Investigation of mppt techniques under uniform and non-uniform solar irradiation condition—a retrospection," *IEEE Access*, vol. 8, pp. 127368–127392, 2020.
- [5] A. M. Alcaide, Y. Ko, M. Andresen, J. I. Leon, S. Vazquez, V. G. Monopoli, G. Buticchi, M. Liserre, and L. G. Franquelo, "Capacitor lifetime extension of interleaved dc-dc converters for multistring pv systems," *IEEE Transactions on Industrial Electronics*, vol. 70, no. 5, pp. 4854–4864, 2023.
- [6] M. Schuck and R. C. Pilawa-Podgurski, "Current ripple cancellation for asymmetric multiphase interleaved dc-dc switching converters," in *2013 IEEE Power and Energy Conference at Illinois (PECI)*, pp. 162–168, 2013.
- [7] P. Cervellini, M. Carnaghi, P. Antoszczuk, R. Garcia Retegui, and M. Funes, "Input and output total currents characterization in BCM and CCM interleaved power converters under inductance mismatch," *Power Electronic Devices and Components*, vol. 3, p. 100016, 2022.
- [8] M. Schuck, A. D. Ho, and R. C. N. Pilawa-Podgurski, "Asymmetric interleaving in low-voltage cmos power management with multiple supply rails," *IEEE Transactions on Power Electronics*, vol. 32, no. 1, pp. 715–722, 2017.
- [9] N. Wassinger, E. Penovi, R. G. Retegui, and S. Maestri, "Open-circuit fault identification method for interleaved converters based on time-domain analysis of the state observer residual," *IEEE Transactions on Power Electronics*, vol. 34, no. 4, pp. 3740–3749, 2019.
- [10] R. G. Retegui, S. Maestri, M. Judewicz, N. Wassinger, M. P. Cervellini, and M. Funes, "Algoritmo iterativo de ajuste de fase para convertidores interleaved asimétricos," in *XX Reunión de Trabajo en Procesamiento de la Información y Control (RPIC 2023)*, pp. 1–6, 2023.
- [11] C. Mößlacher and O. Guillemant, "Optimum MOSFET selection for synchronous rectification," Tech. Rep. May, Infineon Technologies Austria AG, 2012.
- [12] Y.-C. Hsieh, L.-R. Yu, T.-C. Chang, W.-C. Liu, T.-H. Wu, and C.-S. Moo, "Parameter identification of one-diode dynamic equivalent circuit model for photovoltaic panel," *IEEE Journal of Photovoltaics*, vol. 10, no. 1, pp. 219–225, 2020.
- [13] T. Esham and P. L. Chapman, "Comparison of photovoltaic array maximum power point tracking techniques," *IEEE Transactions on Energy Conversion*, vol. 22, no. 2, pp. 439–449, 2007.
- [14] D. Guilbert, A. N'Diaye, A. Gaillard, and A. Djerdir, "Fuel cell systems reliability and availability enhancement by developing a fast and efficient power switch open-circuit fault detection algorithm in interleaved dc/dc boost converter topologies," *International Journal of Hydrogen Energy*, vol. 41, no. 34, pp. 15505–15517, 2016.
- [15] P. D. Antoszczuk, R. G. Retegui, N. Wassinger, S. Maestri, M. Funes, and M. Benedetti, "Characterization of steady-state current ripple in interleaved power converters under inductance mismatches," *IEEE Transactions on Power Electronics*, vol. 29, no. 4, pp. 1840–1849, 2014.



**Sebastian Maestri** nació en Mar del Plata, Argentina, en 1978. Recibió el título de Ingeniero Electrónico y de Doctor en Ingeniería con mención en Electrónica de la Universidad Nacional de Mar del Plata (UNMdP), Mar del Plata, Argentina, en 2005 y 2009, respectivamente. Es investigador en el Laboratorio de Instrumentación y Control (LIC), ICYTE, y docente de la UNMdP desde 2005. Desde 2011 es investigador del Consejo Nacional de Investigaciones Científicas y Tecnológicas (CONICET), Buenos Aires, Argentina. Sus intereses de investigación incluyen convertidores de potencia, control de corriente y procesamiento digital de señales.





**Rogelio García Retegui** nació en Tandil, Argentina, en 1977. Recibió el título de Ingeniero Electrónico y de Doctor en Ingeniería con mención en Electrónica de la Universidad Nacional de Mar del Plata (UNMDP), Mar del Plata, Argentina, en 2002 y 2009, respectivamente. Es investigador del Laboratorio de Instrumentación y Control (LIC), ICYTE. Desde 2003 es docente de los Cursos de Teoría de Control y Sistemas de Control en la UNMDP. Desde 2011 es investigador del Consejo Nacional de Investigaciones Científicas y Técnicas (CONICET),

Buenos Aires, Argentina. Sus intereses de investigación incluyen electrónica de potencia, control de corriente y convertidores de potencia pulsada.



**Nicolas Wassinger** nació en Buenos Aires, Argentina, en 1984. Recibió el título de Ingeniero Electrónico y de Doctor en Ingeniería con mención en Electrónica de la Universidad Nacional de Mar del Plata (UNMDP), Mar del Plata, Argentina, en 2008 y 2012, respectivamente. Es investigador del Laboratorio de Instrumentación y Control (LIC), ICYTE. Desde 2013 es docente del Curso de Sistemas de Control en la UNMDP. Desde 2014 es investigador del Consejo Nacional de Investigaciones Científicas y Técnicas de Argentina (CONICET), Buenos Aires.

Sus intereses de investigación incluyen convertidores de potencia, control de corriente y procesamiento digital de señales.



**Marcos Funes** nació en Mar del Plata, Buenos Aires, Argentina, en 1974. Recibió el título de Ingeniero Electrónico y de Doctor en Ingeniería con mención en Electrónica de la Universidad Nacional de Mar del Plata (UNMDP), Mar del Plata, Argentina, en 1999 y 2007, respectivamente. Desde 2009 es investigador del Consejo Nacional de Investigaciones Científicas y Técnicas de Argentina (CONICET), Buenos Aires. Sus intereses de investigación incluyen convertidores de potencia y procesamiento digital de señales.